様式 7 号（第 12 条，第 31 条関係）
（様式 7 号）(Format No.7)　日本語版

学　位　論　文　要　旨
(Summary of the Doctoral Dissertation)

学位論文題目 (Dissertation Title)	高性能 N 極性 GaN/AlGaN/AlN ヘテロ構造電界効果トランジスタの MOVPE 成長と評価
氏　名(Name)	AINA HIYAMA BINTI ZAZULI

次世代パワーエレクトロニクスの実現には、シリコンの材料的限界を超える半導体材料が求められており、その候補として、大きなバンドギャップ、高い絶縁破壊電界、および優れた熱特性を有する窒化ガリウム(GaN)が注目されている。これまで金属極性 GaN 高電子移動度トランジスタ(HEMT)の研究開発が広く進められてきた。一方、N 極性 GaN/AlN ヘテロ構造は、AlN バックバリアによる優れたキャリア閉じ込め効果による高周波動作に向けた微細化における優位性、優れた熱管理と高耐圧性能、高濃度の 2 次元電子ガス(2DEG)の形成による大電流動作などの独自の利点を有している。理論的および実験的研究により N 極性 GaN HEMT の有効性は実証されているものの、実用化には依然として課題が残されている。特に、業界標準の結晶成長法である有機金属気相成長法(MOVPE)では、成長条件の許容範囲が狭く、表面粗化や N 極性面への炭素(C)、酸素(O)、水素(H)などの不純物混入が生じやすい。そのため、MOVPE 成長条件、材料欠陥、および電界効果トランジスタ(FET)特性の相関を体系的に解明し、その知見に基づいて高性能デバイスの設計指針を確立することが重要である。本研究では、この課題に対し、N 極性 GaN HEMT の材料、構造、および表面制御に関する設計指針の確立を目的とした。

本研究では、高性能な N 極性 GaN/AlN HEMT の実現に向けて、GaN チャネル成長条件の最適化、HEMT 構造の最適化、リーク電流の低減、の三つの課題に取り組んだ。N 極性 GaN/AlGaN/AlN HEMT 構造は、m 軸方向に 2.0° オフした c 面サファイア基板上に MOVPE を用いて成長した。成長基板の特性評価には、表面形態評価のための原子間力顕微鏡、結晶のツイスト・チルト成分および歪みを分析するための X 線回折、ならびに不純物深さ分布解析のための二次イオン質量分析法 (SIMS)を用いた。デバイス作製に先立ち、リソグラフィ工程における N 極性 GaN チャネル表面のエッチングを防止するため、プラズマ増強化学気相成長法により 2 nm 厚の SiO_2 保護膜を形成した。その後、メサ分離、Ti/Al/Ti/Au オーミック電極形成、および Ni/Au ショットキーゲート形成により FET を作製し、直流電気特性評価を行った。

第一に、GaN チャネル層の MOVPE 成長条件を最適化した結果、低成長温度は 3 次元成長を効果的に抑制し、650 ℃において二乗平均平方根表面粗さ 0.7 nm の平坦な表面が得られることを明らかにした。さらに、V/III 比およびキャリアガス F 値($H_2/(H_2+N_2)$)を系統的に検討した結果、V/III 比を 35000 に最適値に設定することで、C および H 不純物濃度を低減できることを示した。また、F 値を 0.46 に最適化することで、イオン化不純物散乱よりもフォノン散乱が支配的な輸送状態が実現し、キャリア移動度が向上した。さらに、TMGa パルス供給法を適用することで、連続供給法と同等の表面平坦性を維持しながら、O 濃度を約一桁低減できることを実証した。これらの結果より、低温成長による 2 次元ステップフロー成長促進と不純物取り込み増加とのトレードオフは、極めて高い V/III 比および適切な水素分圧の制御によって効果的に緩和できることを明らかにした。

(和文 2,000 字程度 / 英文 800 語程度)
(about 800 words)

第二に、バッファ層構造を検討した結果、N 極性 GaN/AlGaN/AlN 構造において Al 極性微細ピット AlN 層を導入することで、厚膜 N 極性 AlN 層の成長が可能となり、結晶のツイスト成分が改善された。その結果、貫通転位密度が低減し、結晶品質およびキャリア移動度が向上した。これにより、微細ピット層を有しない構造と比較して最大ドレイン電流（I_{Dmax}）は約 2 倍に増加した。また、GaN/AlGaN 界面の構造を明らかにするため、透過型電子顕微鏡エネルギー分散型 X 線分析および SIMS による界面解析を行った。その結果、GaN/AlGaN 界面に約 8 nm の相互拡散層が形成されていることを確認した。シミュレーションの結果、この相互拡散層は 2DEG の分布を広げ、ポテンシャル井戸を浅くすることが示唆された。さらに、AlGaN 中間層の役割を再評価した結果、AlN 下層からの C 不純物拡散を抑制する効果は認められなかった一方で、AlN 由来の欠陥に起因するキャリアトラップを低減するトラップ抑制層として機能し、GaN チャネルのシートキャリア密度および移動度の維持に寄与することを明らかにした。

第三に、N 極性 GaN/AlGaN/AlN FET のリーク電流機構を解析した結果、オフ状態リーク電流は主として逆方向ゲートリークおよび欠陥準位に起因する表面リーク経路によって支配されることを明らかにした。一方、AlN バッファ層を介したリーク電流は極めて小さく、無視できることを確認した。さらに、20 nm 厚の SiO_2 パッシベーション膜を形成することで、これらのリーク経路を抑制でき、オフリーク電流を約 68 %低減するとともに、ON/OFF 電流比を約 190 %向上させた。また、カソードルミネッセンス分光法により、GaN チャネル中に炭素関連欠陥（C_N）および窒素空孔（V_N）の存在を示唆する発光ピークを確認した。これらの欠陥は、リーク電流およびキャリアトラッピングの主要な起源である可能性が高いと考えられる。

以上より、本研究では、結晶成長、構造設計、および表面制御を体系的に検討することにより、高性能な N 極性 GaN/AlGaN/AlN FET の実現に向けた設計指針を確立した。特に、GaN 成長条件の最適化、不純物制御、AlN バッファ構造設計、およびデバイスプロセスが FET 特性を総合的に支配することを明らかにした。これらの成果は、材料最適化からデバイス実証までを一貫して結び付けることにより、N 極性 GaN 技術の実用化を加速し、次世代パワーエレクトロニクスへの応用に向けた実用的かつ拡張性の高い設計基盤を提供するものである。

様式 7 号（第 12 条，第 31 条関係）
（様式 7 号）(Format No.7)　英語版

学　位　論　文　要　旨
(Summary of the Doctoral Dissertation)

学位論文題目 (Dissertation Title)	MOVPE Growth and Evaluation of High-performance N-polar GaN/AlGaN/AlN Heterostructure Field-Effect Transistors
氏　名(Name)	AINA HIYAMA BINTI ZAZULI

The development of next-generation power electronics requires semiconductors that surpass the fundamental material limits of silicon, motivating the exploration of gallium nitride (GaN) due to its wide bandgap, high critical electric field, and robust thermal characteristics. While metal-polar GaN high-electron-mobility transistors (HEMTs) have been extensively developed, N-polar GaN/AlN heterostructures offer unique advantages, including superior scalability for high-frequency operation due to the excellent carrier confinement provided by the AlN back barrier, superior thermal management and high breakdown voltage, and high-current operation enabled by the formation of a high-density two-dimensional electron gas (2DEG). Although the effectiveness of N-polar GaN HEMTs has been demonstrated in previous theoretical and experimental studies, the practical realization of high-performance N-polar GaN HEMTs remains challenging because metalorganic vapor-phase epitaxy (MOVPE), the industry-standard growth technique, suffers from narrow growth windows that often lead to rough surface morphologies and significant incorporation of impurities, such as carbon (C), oxygen (O), and hydrogen (H), on the N-polar face. Therefore, it is important to systematically elucidate the relationships among MOVPE growth conditions, material defects, and field-effect transistor (FET) performance, and to establish design guidelines for high-performance devices based on these findings. Accordingly, this study aims to establish design guidelines regarding material, structural, and surface control of N-polar GaN HEMTs.

This dissertation focuses on three primary areas essential for improving N-polar GaN/AlGaN/AlN FET performance, namely GaN channel growth optimization, HEMT structural optimization, and leakage current suppression. The HEMT structures were fabricated on 2.0° off-angle *c*-plane sapphire substrates via MOVPE. Material characterization was performed using atomic force microscopy to evaluate surface roughness, X-ray diffraction to analyze crystalline twist/tilt components and strain, and secondary ion mass spectrometry (SIMS) for impurity depth profiling. Prior to device fabrication, a 2 nm SiO_2 masking layer was deposited via plasma-enhanced chemical vapor deposition to prevent the surface etching of the N-polar GaN channel during lithography. FET fabrication involved mesa isolation, Ti/Al/Ti/Au ohmic contact formation, and Ni/Au Schottky gate formation. Device performance was evaluated through DC electrical measurements.

First, optimization of the MOVPE growth parameters for the GaN channel layer revealed that low growth temperatures effectively suppress three-dimensional growth, yielding smooth

(和文 2,000 字程度 / 英文 800 語程度)
(about 800 words)

surfaces with a minimum root-mean-square roughness of 0.7 nm at 650 ℃. Systematic variations of the V/III ratio and the carrier gas F-value ($H_2/(H_2+N_2)$) showed that high V/III ratio with an optimum range of 30000–35000, effectively suppress the incorporation of C and H impurities. Furthermore, optimization of the carrier gas F-value to 0.46 was shown to maximize carrier mobility by promoting a transport regime dominated by phonon scattering rather than ionized-impurity scattering. In addition, the TMGa pulsed supply method demonstrated effective reduction of the O concentration by approximately one order of magnitude compared with continuous precursor supply while preserving surface flatness. Although low-temperature facilitates the 2D step-flow growth required for high-quality interfaces, it also enhances impurity incorporation. This research demonstrates that extremely high V/III ratios and optimized H_2 partial pressures can successfully mitigate these effects.

Second, buffer-layer engineering was investigated to reduce the dislocation density in N-polar GaN/AlGaN/AlN heterostructures. An Al-polar tiny-pit AlN layer was introduced as the underlying template, enabling the growth of thicker N-polar AlN layers. This approach improved crystalline quality by reducing threading dislocations, particularly the twist component, thereby increasing carrier mobility and producing a twofold increase in the maximum drain current (I_{Dmax}) compared with structures without the tiny-pit layer. Furthermore, interface characterization using energy dispersive X-ray spectroscopy (TEM-EDX) and SIMS revealed an approximately 8 nm interdiffusion layer at the GaN/AlGaN interface. Band simulations suggested that this interdiffusion layer broadens the 2DEG distribution and reduces the potential well depth. In addition, the role of the AlGaN interlayer was re-evaluated. Although it was found not to block C impurities originating from the underlying AlN layer, it functions as a trap-suppression layer by mitigating carrier trapping associated with AlN-related defects, thereby preserving the sheet carrier density and mobility of the GaN channel.

Third, the dominant leakage current mechanisms in N-polar GaN/AlGaN/AlN FETs were clarified, and effective suppression strategies were investigated. The off-state leakage current was found to be governed primarily by reverse gate leakage and surface-related leakage pathways assisted by defect states, whereas leakage through the AlN buffer layer was negligible. Furthermore, deposition of a 20 nm SiO_2 passivation layer effectively suppressed these leakage pathways, reducing off-state leakage by approximately 68% and improving the ON/OFF ratio by nearly 190%. Finally, cathodoluminescence analysis revealed emission peaks associated with carbon-related (C_N) defects and nitrogen vacancies (V_N) in the GaN channel. These defects are considered to be the most probable physical origin of observed leakage current.

In conclusion, this work establishes practical design guidelines for realizing high-performance N-polar GaN/AlGaN/AlN FETs, through comprehensive investigations of crystal growth, device structure, and surface/interface engineering. The results clarify how growth conditions, impurity control, AlN buffer-layer design, and device fabrication processes collectively determine FET performance. By bridging fundamental material optimization with functional device demonstration, this work provides a practical and scalable framework for advancing N-polar GaN

technology and accelerating its application in next-generation power electronics.

（様式9号）

学位論文審査の結果及び最終試験の結果報告書

山口大学大学院創成科学研究科

氏　　名	AINA HIYAMA BINTI ZAZULI
審査委員	主　査：岡田成仁
	副　査：赤井光治
	副　査：長浜太郎
	副　査：浅田裕法
	副　査：倉井聡
論文題目	MOVPE Growth and Evaluation of High-performance N-polar GaN/AlGaN/AlN Heterostructure Field-Effect Transistors (高性能 N 極性 GaN/AlGaN/AlN ヘテロ構造電界効果トランジスタの MOVPE 成長と評価)

【論文審査の結果及び最終試験の結果】

本研究は、次世代の高周波・高出力電子デバイスへの応用が期待される N 極性 GaN/AlGaN/AlN ヘテロ構造電界効果トランジスタの高性能化を目的として、MOVPE による結晶成長技術、ヘテロ構造設計、および表面・界面制御について体系的に検討したものである。特に、N 極性 GaN は従来の Ga 極性 GaN とは異なる分極特性を有し、デバイス構造上の利点が期待される一方、高品質な結晶成長や界面制御が難しく、特に GaN/AlN ヘテロ構造の MOVPE 成長例は限られている。本論文では、これらの課題に対して結晶成長からデバイス特性まで一貫した検討を行っている。

まず、N 極性 GaN の MOVPE 成長条件について、成長温度、V/III 比等の成長パラメータと表面モフォロジー、不純物濃度および電気特性との関係を詳細に検討し、平坦な表面を維持しながら不純物濃度を低減するための成長条件を明らかにした。さらに、N 極性 AlN 上への GaN 成長について検討し、AlN バッファ層および AlGaN 中間層の導入とその構造最適化によって結晶性およびキャリア輸送特性が改善されることを示した。また、組成遷移層を含むヘテロ構造について検討し、GaN/AlN 界面における格子不整合や転位、界面近傍の不純物がデバイス特性に及ぼす影響について考察した。

これらの結晶成長技術を用いて N 極性 GaN/AlGaN/AlN ヘテロ構造 FET を作製し、ドレイン電流、オン・オフ比、リーク電流等のデバイス特性を評価した。特に、リーク電流の発生機構について、結晶中の欠陥・不純物、界面状態および表面状態との関連から検討するとともに、SiO_2パッシベーションの導入によるリーク電流低減効果を明らかにした。以上の結果から、高性能 N 極性 GaN FET の実現に向けて、結晶成長条件、ヘテロ界面構造および表面制御を総合的に最適化することの重要性を示し、そのための設計指針を提示した。公聴会では、GaN および GaN/AlGaN 界面に存在する酸素等の不純物と電気特性との関係、

（様式 9 号）

AlGaN 中間層および組成遷移層の役割、転位密度とキャリア移動度との関係、AlN 層がオン・オフ比に及ぼす影響、リーク電流の発生機構と欠陥発光との整合性、トンネル電流および SiO_2 膜のピンホールの可能性、さらにデバイス特性に関するシミュレーションの計算方法等について質問がなされた。また、N 極性 GaN 成長における最も重要な技術的課題や、低転位 N 極性テンプレートが利用可能となった場合のデバイス性能向上の可能性についても議論された。これらの質問に対して、申請者は実験結果および解析結果に基づいて回答し、本研究で得られた成果と今後解決すべき課題について説明した。

以上より本研究は独創性、信頼性、有効性、実用性ともに優れ、博士（工学）の論文に十分値するものと判断した。

論文内容及び審査会、公聴会での質問に対する応答などから、最終試験は合格とした。

なお，主要な関連論文の発表状況は下記のとおりである。（関連論文　計 2 編）

(1) A. H. Zazuli, T. Kowaki, M. Miyamoto, K. Hanasaku, D. Inahara, K. Fujii, S. Kurai, N. Okada, and Y. Yamada.
"Electrical Properties of N-Polar GaN/AlGaN/AlN Grown via Metal-Organic Vapor Phase Epitaxy"
Physica Status Solidi A 2024, 2400060.

(2) A. H. Zazuli, T. Kowaki, M. Miyamoto, K. Hanasaku, D. Inahara, K. Fujii, T. Kimoto, R. Ninoki, S. Kurai, N. Okada, and Y. Yamada.
"Impact of thick N-polar AlN growth on crystalline quality and electrical properties of N-polar GaN/AlGaN/AlN FET"
The Japanese Journal of Applied Physics 2024, 63, 09SP11.