

CdSe 蒸着薄膜の静電的考察

汐崎 紘*・藤本 義起**・佐々木次郎***

Electrostatical Considerations of Evaporated CdSe Thin Film

Hiroshi SHIOSAKI, Yoshiki FUJIMOTO and Jiro SASAKI

Abstract

We produced by way of trial Al-CdSe-Al sandwich type evaporated thin films with CdSe-powder and Al-metal. Vacuum was 5×10^{-4} torr and thickness of film was about two micron. And capacity was about 5 PF (Measured frequency range was 50 KHz ~ 50 MHz) and Q was about 250 and $\tan \delta$ was about 0.04. Aging characteristics were not well enough for instability of CdSe material. After one month, the capacity decreased about 2 PF. This value was nearly equal to a stray capacity which occurred in case of CdSe plate type evaporated thin film. Therefore this substance did not fitted for real condenser material but we understood that they had a little electrostatical characteristic.

1. まえがき

CdSe蒸着薄膜は最近電界効果型薄膜MOSトランジスタの半導体材料として使用され始めた。この場合素子の構造上金属、半導体および絶縁物とのつみ重ねの制限を受け材料の静電的な特性が問題となつてくる。そこでセレン化カドミウム(CdSe)について静電的な特性を調べたところ高真空蒸着を行なうことにより半導体材料として適切な使用ができることが判明したので報告する。

2. 薄膜容量素子の誘電体としての理論的考察¹⁾²⁾

誘電体を金属電極ではさんだ場合の静電容量 C は印加電圧 V によって生ずる電界に蓄えられるエネルギー W と次の関係がある。

$$W = \frac{1}{2} CV^2 = \int \frac{1}{2} \epsilon f^2 d\tau = \frac{1}{2} k \epsilon f^2 \tau \quad (1)$$

ただし f : 電界強度, τ : コンデンサ空間の体積, ϵ : 誘電率, k : 電極の幾何学的寸法と電界空間との間の関係定数, d : 電極間距離とする。

$$\therefore C = k \epsilon \left(\frac{f}{V} \right)^2 \tau = k \epsilon \frac{\tau}{d^2} \quad (2)$$

* 大学院修士課程

** 日立エンジニアリング株

*** 電気工学教室

$$\text{また } C = k \epsilon \frac{A}{d} \quad (3)$$

ここに A は誘電体の表面積とする。(3)式より静電容量は誘電体の厚さに逆比例するので容量素子を薄膜化することには大きな意味があるのである。

つぎに静電容量および誘電体損の計算の方法を示す。これは Q メータ法によるもので、回路に誘起された電圧 e と共振時における直列共振回路の端子電圧 E との比が次式となることを利用する。

$$\frac{E}{e} = \frac{1}{WCR} = Q \quad (4)$$

また複素誘電率を考え

$$\epsilon = \epsilon_1 - j \epsilon_2 \quad (5)$$

と書くと、損失角すなわち力率は次式で定義される。

$$\tan \delta = \frac{\epsilon_2}{\epsilon_1} \quad (6)$$

また系の Q 因子は

$$Q = \frac{\text{貯蔵されたエネルギーの最大値}}{\text{ラジアンあたりの平均エネルギー損失}} \quad (7)$$

で定義される。そしてこれが誘電体の場合にはつきのようになる。

$$Q = \frac{\epsilon_1 E_0^2 / 8\pi}{(\epsilon_1 E^2 / 4\pi) \tan \delta} = \frac{1}{\tan \delta} \quad (8)$$

ただし E^2 の 1 周期の平均値 E^2 はその振幅を E_0 とするとき $E_0^2 / 2$ とする。

3. 試料の製作方法

3.1 基板洗浄

基板洗浄工程は蒸着膜の結晶化およびピンホールの形成に重大なウエイトをしめ注意深く行なう必要がある。ここでは(1)中性洗剤による洗剤処理、(2)超音波(100W, 29KHzの振動子、洗浄液:エチルアルコールを使用)および(3)重クロム酸カリと15%の希硫酸との

混合液による化学的洗浄法を用いた。基板は76×26mmのスライドガラスを使用した。

3.2 マスキング工程

蒸着ごとに真空をやぶる方法で3回のくりかえし蒸着を行なつた。したがつて2つのマスクを使用した。材質は厚さが20μのアルミホイルでAパターン(Fig. 1)とBパターン(Fig. 2)をABAの順に使用した。

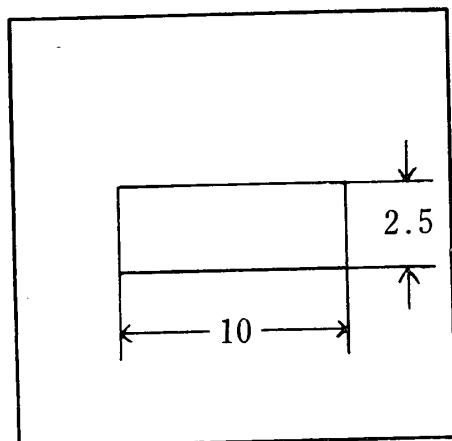


Fig.1 Mask (A)

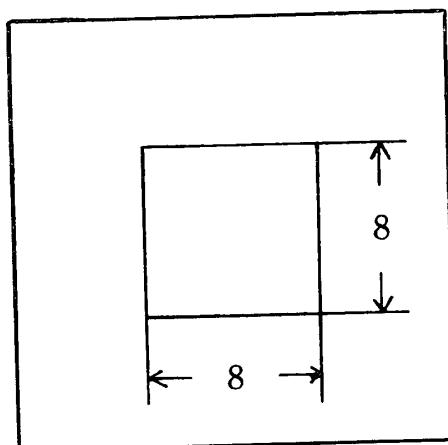


Fig.2 Mask (B)

3.3 試料の蒸着

真空蒸着装置はNEC製のVI-42型超高真空蒸着装置(到達真空度 3×10^{-9} torr, 排気系40ℓイオンポンプ、サブリメーションポンプおよびロータリーポンプ)を使用した。ペルジャー内の構造は抵抗加熱用蒸発源とサブストレート・ホールダーとなりなり、基板は蒸発源から10cmのところに置いた。また基板加熱は行なわなかつた。蒸発源は厚さ0.1mmのモリブデン板とφ=0.5mmのタンゲステン線を使用した。CdSeとAlの純度はそれぞれ99.999%と99.99%で、蒸着時真空度は 5×10^{-4} torrであつた。CdSeは熱に非常に弱く、またピンホールができやすいなど材質的な欠陥があるため蒸着速度はおそい方がよい。またCdSeの膜厚は光学的干渉法により測定した結果約2μであつた。

3.4 電極の取りつけとパッケージング

両Al電極に直径0.17mmのリード線をデュポン社製非セラミック材料用常温乾燥型銀ペーストで電極を取りつけた。その後蒸着膜保護のためにビニールセメダインをうすく膜上にぬつた。ビニールセメダインの分光透過率は0.4~3.5μまで一様に光を通すことが確かめられている³⁾。

4. サンドイッチ型 CdSe 蒸着膜の経時変化特性

サンドイッチ型 CdSe 蒸着膜の静電容量、Qおよび誘電体損失の経時変化特性をFig. 3, Fig. 4およびFig. 5に示す。

これよりCdSe蒸着膜は約1MHzから誘電体損失が大きくなり、素子のQが低下すると共に経時変化が約半月でいちじるしく起こる。すなわち素子の劣化が非常に進展したことがわかる。また30日後のQの値は周

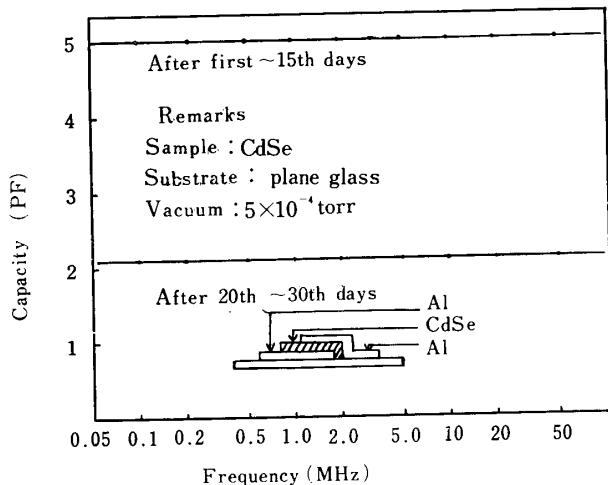


Fig.3 Aging characteristics of CdSe thin film condenser

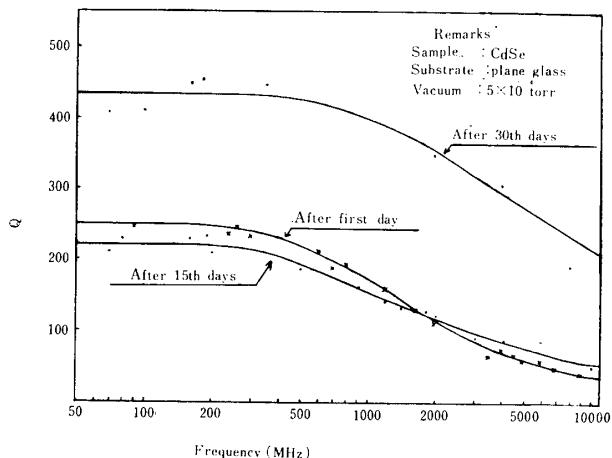


Fig.4 Aging characteristics of CdSe thin film condenser

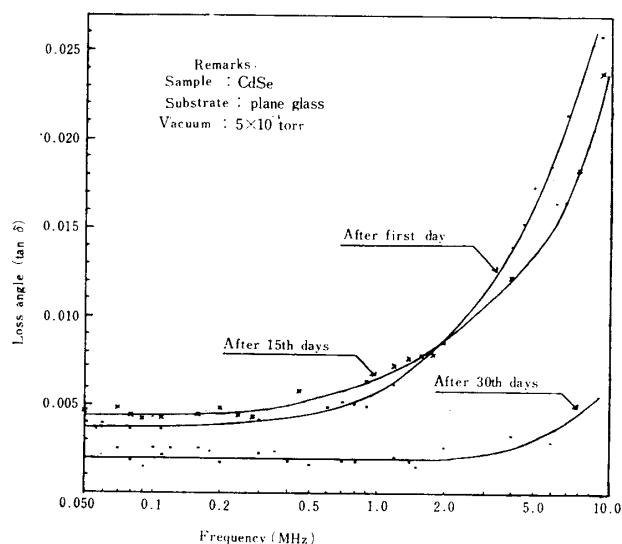


Fig.5 Aging characteristics of CdSe thin film condenser

波数に対してばらつきが大きく静電容量が約2PFに低下していることを考えると、この場合CdSeが材質的に非常に不安定な状態になり誘電的な性質を失いかけた状態だと考えられる。

5. 平板型CdSe蒸着膜の浮遊容量特性

CdSe蒸着膜の厚さと面積をえた場合の浮遊容量の測定結果をFig. 6とFig. 7に示す。

素子の電極は蒸着面上の両端に取りつけた。この場合静電容量が膜厚に逆比例し面積に比例する関係がFig. 6とFig. 7でわかる。これらのデータから蒸着膜の浮遊容量は1.5PF前後と推定できる。

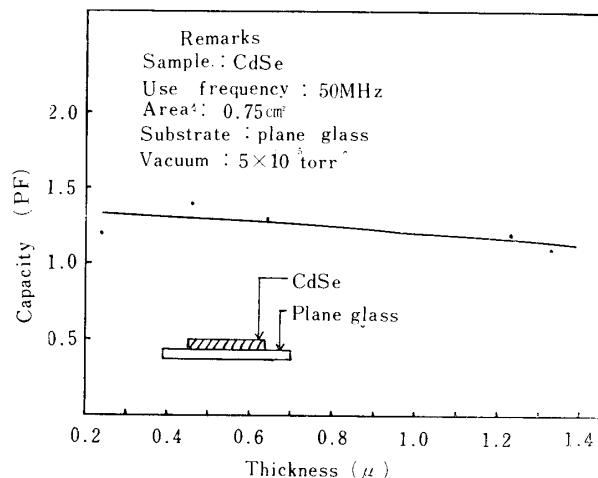


Fig.6 Stray capacity of CdSe plate type thin film

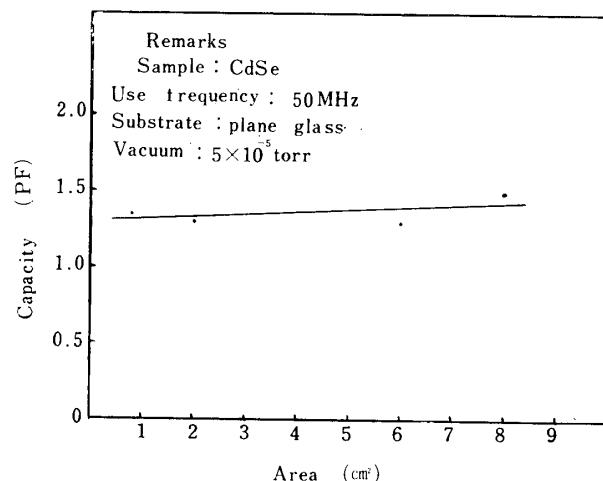


Fig.7 Stray capacity of CdSe plate type thin film

6. 段違型および平板型薄膜の膜厚による抵抗変化特性

段違型と平板型蒸着薄膜の膜厚を変化させた場合の素子の抵抗変化の特性をFig. 8とFig. 9に示す。

段違型は半導体（硫化カドミウム）と金属（アルミニウム）の接触抵抗を持つため平板型より電極間の抵抗が1桁ないし2桁高くなっている。

7. サンドイッチ型 CdSe蒸着膜の温度特性

サンドイッチ型 CdSe蒸着膜の静電容量、Qおよび誘電体損失の温度特性をFig.10, Fig.11およびFig.12に示す。

測定素子は1ヶ月間デシケーターの中に放置したものを使用した。温度を上昇していくと各特性はいずれ

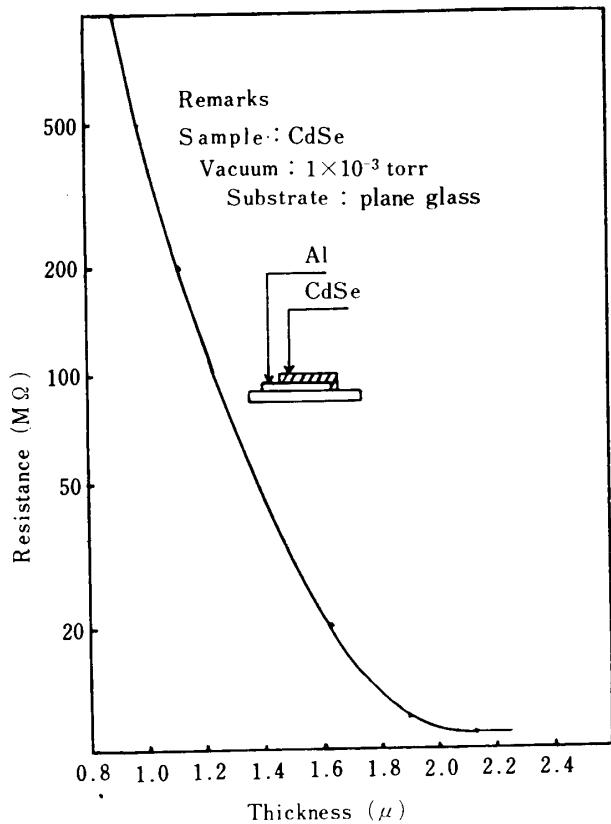


Fig. 8 Resistance variation of CdSe different levels Q type thin film

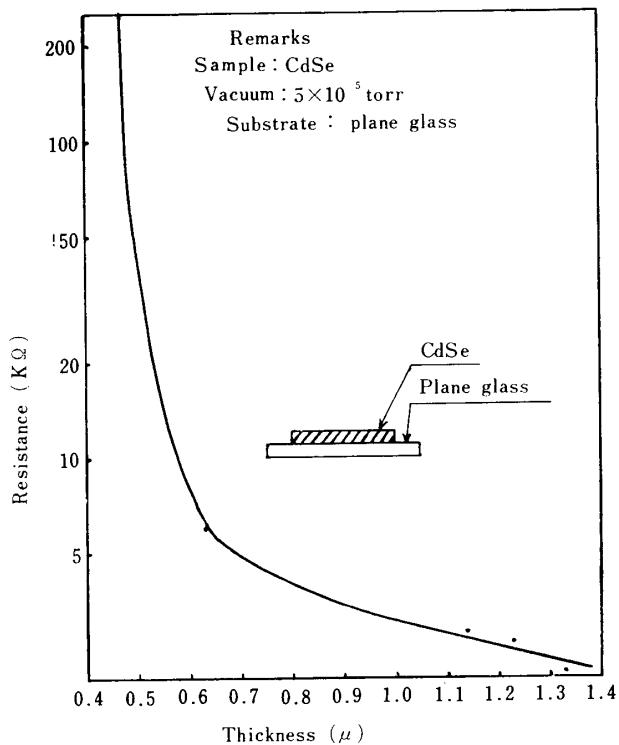


Fig. 9 Resistance variation of CdSe plate type thin film

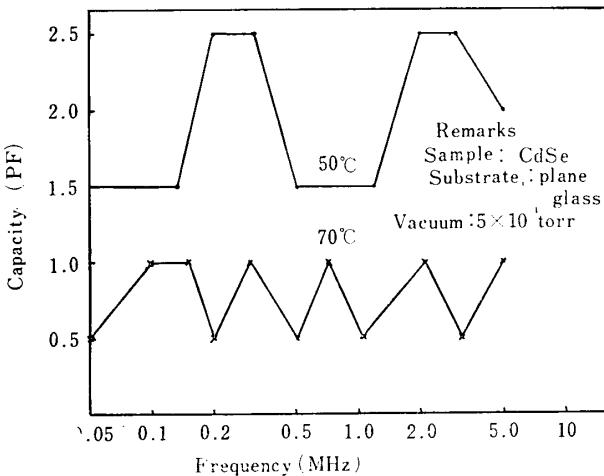


Fig. 10 Characteristics of capacity by thermal variation

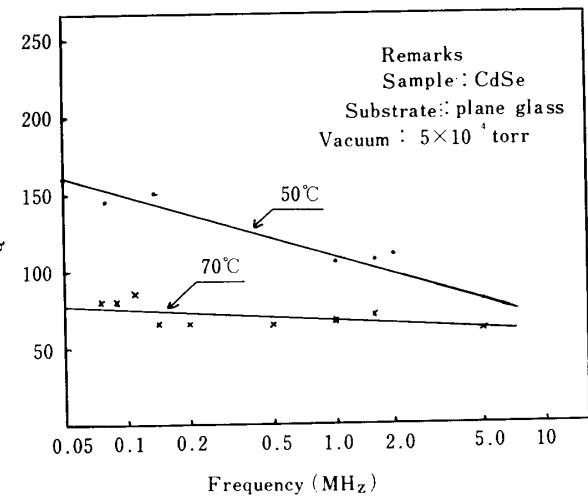


Fig. 11 Characteristics of Q by thermal variation

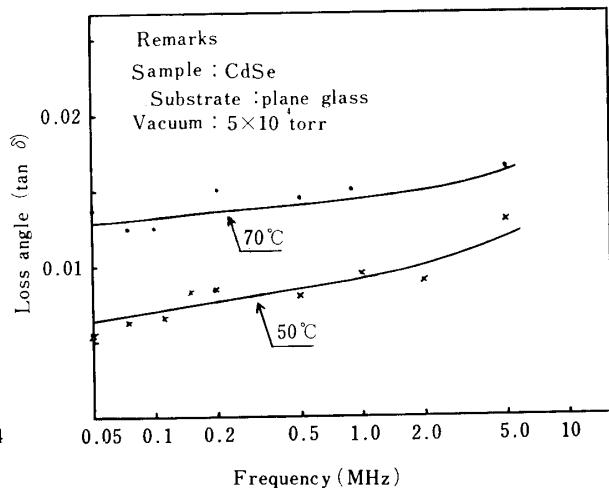


Fig. 12 Characteristics of $\tan \delta$ by thermal variation

も悪化し、周波数に対しては高域で誘電体損失が増加することがわかる。また素子の特性が温度上昇に対して非常に不安定になることを考えると、室温で使用するのが最も適切な使い方であると言える。

8. サンドイッチ型 CdSe 蒸着膜の温度による電極間の抵抗変化特性

電極間抵抗 $80M\Omega$ と $200M\Omega$ の素子の温度による電極間の抵抗変化を Fig.13 に示す。これらの素子はピンホールの影響を受けて電極間の抵抗が小さく、 $10^9\Omega$ 以上の高抵抗が得られない、サンドイッチ型でもコンデンサを形成しないことがわかった。

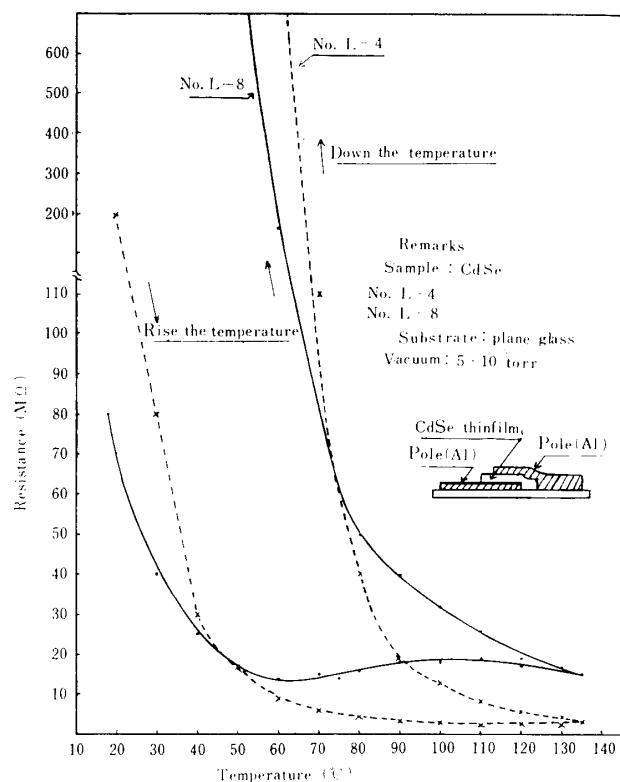


Fig. 13 Thermal characteristics of sandwich type CdSe thin film

また $10^9\Omega$ 以上の電極間抵抗を持つ素子の温度による抵抗変化は $20^\circ\text{C} \sim 135^\circ\text{C}$ の温度変化に対して $10^9\Omega$ 以下に下がることなく非常にわずかであることがわかった。

9. 平板型蒸着膜の長さによる抵抗変化特性

蒸着膜の長さをえた場合の電極間の抵抗変化特性

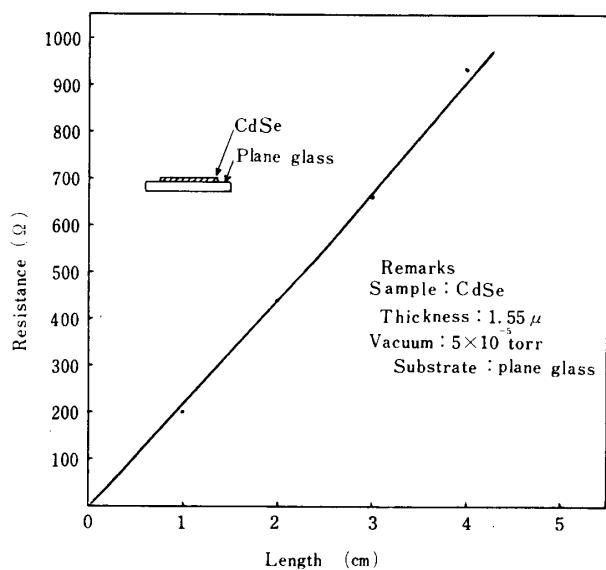
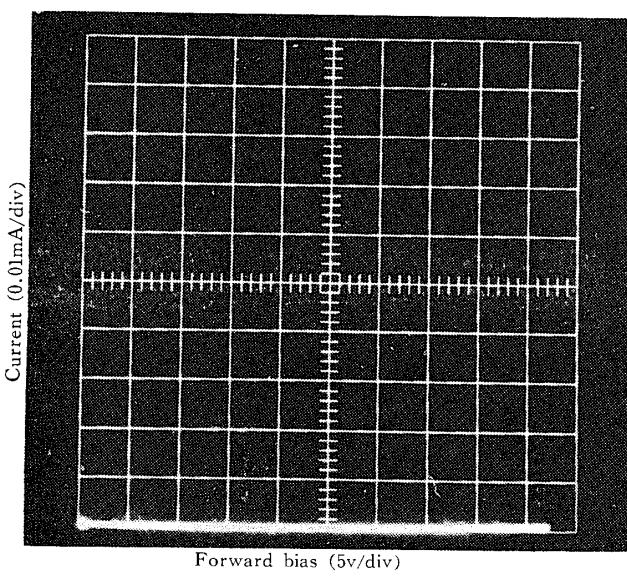


Fig. 14 Resistance variation of CdSe plate type thin film

を Fig. 14 に示す。電極は蒸着面上に 4 本平行に取りつけた。この場合抵抗が長さに比例することが図よりわかる。また試料は膜厚の均一な面を使用した。Fig. 14 から抵抗の比例定数を求めると $4.5 \times 10^{-4}\Omega\text{cm}$ となる。

10. サンドイッチ型、段違型および平板型蒸着膜の V-I 特性

サンドイッチ型 CdSe 蒸着膜の V-I 特性を Fig. 15 に示す。



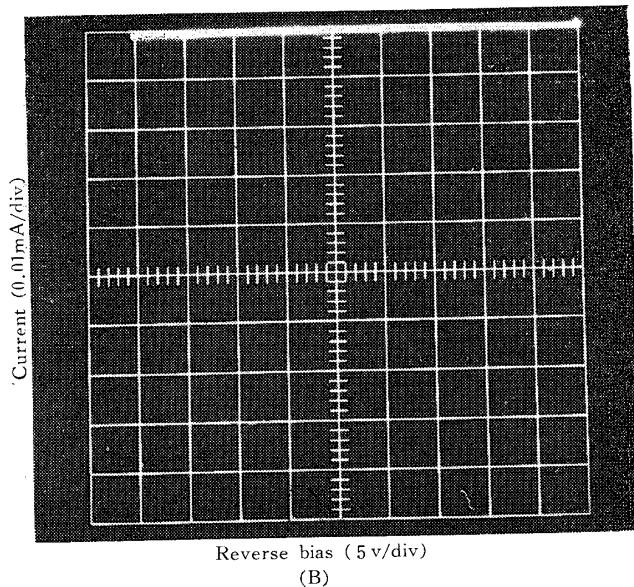


Fig. 15 V-I Curves of sandwich type CdSe thin film

サンドイッチ型は順逆約30V以内で電流が流れないことより、その電圧以内では絶縁耐圧が保てると考えられる。また段違型蒸着薄膜では蒸着真空度が 10^{-3} torr より低い場合に非オーム性となる場合がある。そして平板型に蒸着すると良好なオーム性となる。

11. まとめ

サンドイッチ型CdSe 蒸着膜は、試料生成時約 5 PF の容量素子となりうるが、経時変化はかなりあり、現段階では長期にわたり同一の特性を維持することはで

きない。また経時変化後の静電容量は平板型の浮遊容量に等しく、誘電体としての特性がかなり不安定化していると思われる。

したがつて CdSe を電界効果型薄膜能動素子用材料として用いる場合の静電容量特性としてつきの結果が得られた。

- (1) 10^{-3} torr 以下の低真空で CdSe を蒸着すると誘電的な性質が強くなるため高真空蒸着を行なう方がよい。
- (2) CdSe は熱に弱く、ピンホールができやすいので薄膜コンデンサーが形成される割合は少い。
- (3) 容量素子が形成されてもその値が小さいことと、経時変化が大きいため誘電体材料としては適さない。
- (4) CdSe を電界効果型薄膜能動素子用材料として使用する場合、その静電容量は膜の浮遊容量と同程度に考えてよい。

終りに、本研究にあたり測定にご協力を賜わった宇部工業高等専門学校助手大久保明伸氏に深く感謝の意を表します。

参考文献

- 1) 神山、菅田編：薄膜工学ハンドブック；オーム社 (1963) p.総6
- 2) 宇野他共訳：固体物理学入門；丸善 (1965) p.155
- 3) 山口勝也；照学誌，49, 249 (1964)

(昭和43年3月28日受理)