

研究

平坦化したフェライト基板に作製した薄膜インダクタ

山本 節夫, 西村 和則, 小嶋 勇介, 栗巢 普揮, 松浦 満

山口大学工学部機能材料工学科, 〒755-8611 宇部市常盤台 2-16-1.

Thin-Film Inductor Micro-Formed on Smoothed Ferrite Substrate

Setsuo Yamamoto, Kazunori Nishimura, Yusuke Ojima, Hiroki Kurisu and Mitsuru Matsuura

Faculty of Engineering, Yamaguchi University, 2-16-1 Tokiwadai, Ube 755-8611.

Received October 12, 2000

SYNOPSIS

The small height inductor with a thin-film coils was designed for DC-DC converter circuit and fabricated. The thin-film coil was micro-formed on the smoothed ferrite substrate sintered at normal pressure. The size, inductance and allowable DC current of the fabricated inductor were 7.5 mm×7.5 mm×1.6 mm(t), 23 μH and 400 mA, respectively.

KEY WORDS

inductor, thin-film coil, DC-DC converter, Ni-Zn ferrite, smoothing, pattern plating

1 はじめに

特に近年, 携帯用電子機器については小型化・薄型化・高性能化が強く求められている。これに応えるため, これらの機器に搭載される電子部品の小型化・薄型化が進められている。バッテリーを電源とする携帯電子機器では, 直流電圧を任意のレベルへ変換するために, 電源回路にDC-DCコンバータが使用されているものが少なくない。コンデンサや抵抗の小型化・薄型化が実現された結果, DC-DCコンバータ回路の小型化・薄型化が進んでいるが, 現段階においてDC-DCコンバータのサイズの小型化を妨げている最大の原因は背高の高いバルク型のインダクタである。バルク型のインダクタはフェライト製のドラムコアにウレタン線を巻いた構造である。これを薄膜による集積部品で作製できれば小型化, 特に厚みについては格段の縮小が期待できる。そこで, 筆者らはコイル部を微細加工技術を用いて薄膜で形成することに着目し, 電子部品においては実用化への重要な要素である安価な製造技術ということを念頭において, 小型のインダクタの開発を進めてきた。

このような背景の中, 筆者らは昨年度までにサイズが□10 mm×2.7 mm(t)でインダクタンスが数100 μH級のインダクタを試作した。このインダクタのコイル部は, 50 μm厚のポリイミドフィルム上に35 μm厚の銅箔を接着し, その表面にレジストが塗布してある感光基板を用い, 露光の後, 銅箔をウエツ

トエッチングする方法により形成していた。この方法では, コイルの厚みが薄いため電気抵抗値が非常に大きく電源回路での使用に不具合が生じる可能性があった。また, 基板がフィルム状であるため作製プロセス中に熱や応力を受けやすく, ハンドリングしにくいなどの欠点があった¹⁻⁴⁾。

そこで, 本研究においては常圧での焼結法によって作製された安価なフェライト板を使用し, その表面に平坦化処理を行い, その上にフォトリソグラフィ技術を用いて薄膜コイルを形成することにより, 低背型のインダクタを作製することを試みた。

2 インダクタの構造

今回作製したインダクタの構造をFig.1に示す。基板には常圧焼結法により製造されたNi-Zn系フェライトを用いた。研磨したフェライト基板(□7.5 mm×0.5 mm(t))上に絶縁シートを圧着し, フェライト表面を微細加工のできるレベルの平坦性を確保した。その上に平面スパイラル状の薄膜コイルを形成した。このコイルを平面状に形成することで, インダクタの背高を低くできるようにした。また, コイルを絶縁層を挟んだ2層構造にすることで巻線数を多くし, 大きなインダクタンスが得られるようにした。また, 薄膜コイルの厚さはレジストシートの圧着とパターンめっき法を組み合わせる方法を用いて, 最大150 μmに増し, 電気抵抗の低減を目指した。下

部コイル, 上部コイルともに line/space は $125/75\mu\text{m}$ で, 巻線数は9ターンとした. コイル中央部には $2\text{mm}\phi$ のフェライトコアを挿入し, 上部をフェライト板 ($\square 7.5\text{mm} \times 0.5\text{mm}(t)$) で挟む構造とした.

3 インダクタの作製

3.1 フェライト基板の平坦化

電子部品として重要な要素である低コストを実現するために, フェライト基板として常圧での焼結法により製造された Ni-Zn系フェライトを用いることを試みた. このフェライト基板はホットプレスやHIPなどで製造されるフェライトより低価格で, コスト面では非常に魅力があるものの, 表面に大きな起伏や多数の空孔などがあり, 切り出したフェライト板の表面状態のままでは, その上にフォトリソグラフィによる微細加工を行うことはできなかった. Fig.2にフェライト基板の表面SEM写真を示す. その表面には大きな起伏があり, 表面平均粗さが 873nm と凸凹が激しいことがわかる. そこで, このフェライト表面を平坦化することを試みた.

まず, はじめに基板表面の大きな起伏を取り除くため研磨処理を施した. 研磨には平面研磨機を用いてダイヤモンドスラリーを噴射して研磨を行った. はじめは大きな起伏を減少させるため $9\mu\text{m}$ のダイヤモンドスラリーを用いた. 次に, ダイヤモンドスラリーを $3, 1, 0.5\mu\text{m}$ と小さくしフェライト表面が鏡面になるまで研磨処理を行った. Fig.3に研磨後のフェライト基板の表面SEM写真を示す. 研磨処理を行うことにより表面の起伏を取り除き, 表面平均粗さは 380nm まで減少した. しかし, 空孔は基板内部に多数あり, 研磨処理を行っても基

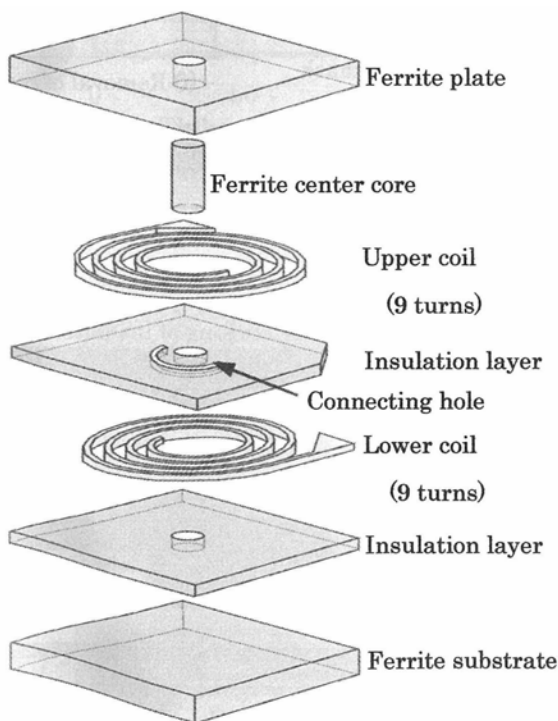


Fig.1 Basic configuration of thin-film inductor.

板表面に幅が数十 μm で深さが数 μm の空孔による大きな窪みを除去することはできなかった.

そこで, 研磨したフェライト基板上に種々の平坦化・絶縁材料をスピナーを用いて塗布し, 空孔による窪みを平坦化することを試みた. 平坦化用の絶縁材として, (a)有機SOG (Organic type Spin-On Glass), (b)ポリイミド樹脂, (c)エポキシ系絶縁シートを使用した. (a), (b)の材料は各々の条件でスピコートし, ベーキングによって樹脂を硬化させた. Fig.4に平坦化後の表面写真を示す. (a)は, SOGの膜厚が薄いため数 μm もある窪みを埋めることはできなかった. (b)は, フェライト基板表面にある空孔からポリイミド樹脂の内部に気泡が混入し, ベーキング後よってポリイミド樹脂表面にも大きな窪みができ平坦化できなかった. そこで, $50\mu\text{m}$ 厚のエポキシ系の絶縁シートを用いることにした. ラミネーター機を用いて 80°C に昇温し, 圧着を行った. シートを圧着することで,

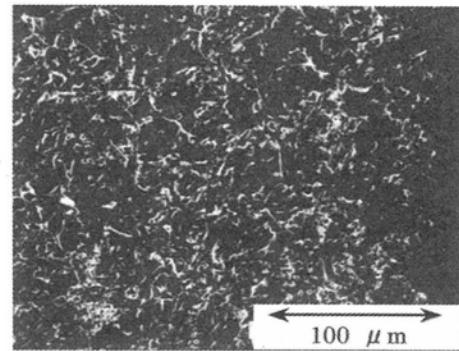


Fig.2 SEM image of surface of ferrite plate sintered in normal pressure.

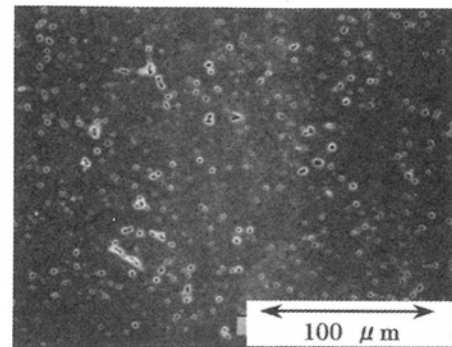


Fig.3 SEM image of polished surface of sintered ferrite plate.

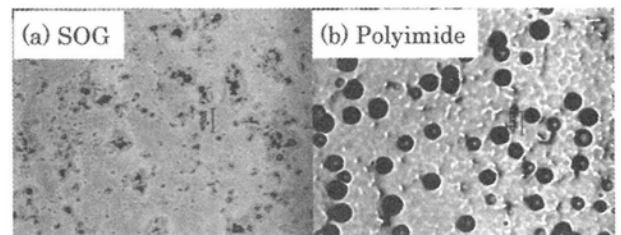


Fig.4 Micrograph of surface of insulation layer spin-coated on ferrite plate.

フェライト基板表面の空孔から気泡は混入せず、窪みを平坦化してきた。絶縁シートの表面は多少の起伏はあるものの、空孔による大きな窪みを取り除くことができた。表面平均粗さも377nmまで減少でき、フォトリソグラフィによる微細な薄膜コイルが形成できる平坦性を確保した。

Fig.5にフェライト基板の平坦化処理の工程を示す。最終的にフェライト基板の平坦化は、研磨処理を施して基板表面の大きな起伏を除去した後、この上に50 μm 厚の絶縁シートを圧着し、空孔による窪みを埋め微細加工可能な平坦性を確保した。

3.2 インダクタの作製方法

フェライト基板に平坦化処理を行い微細加工が十分に可能なレベルの平坦性を確保した後、まずはじめに絶縁シートを露光・現像してコイル中央部にセンターコア用の穴を設けた。その上に、フォトリソグラフィ技術を用いて薄膜コイルを2層積層した。薄膜コイル形成は、平面スパイラル状のコイルとすることでコイル部を薄型化した。しかし、電気抵抗の低減のためにはコイルの厚みを増厚することが必要だった。スパッタ法などの成膜法では数 μm 程度の膜しか形成できない。そこで、今回は最大で150 μm まで増厚できる薄膜形成方法として厚膜レジストシートの圧着とパターンめっき法を組み合わせた方法を導入した。

薄膜コイルを形成する一連の流れ図をFig.6に示す。平坦化層の絶縁シート上にDCマグネトロンスパッタ装置を用いて、パターンめっき用の下地層としてCu薄膜をスパッタ成膜した(Fig6(a))。この上に75 μm の厚みのレジストシートを圧着した(Fig6(b))。密着露光により、フォトマスクのコイルパターンを転写し、現像によってレジストをパターンニングした(Fig6(c))、(d)。その後、めっき下地層のCu薄膜に電流を流し、パターンめっき法によってコイルを増厚した(Fig6(e))。アセトンでレジストを除去し、余分なめっき下地層部分のCu薄膜を塩化第二鉄溶液でウエットエッチングして下部コイルを完成させた(Fig6(f),(g))。下部コイルの膜厚は、上下コイルの絶縁層を形成する際に用いる絶縁シートの圧着時に下部コイルの段差によって平坦化層と絶縁層の間に気泡の混入しない膜厚である25 μm とした。

次に、下部コイルと上部コイルとの絶縁層を形成した。下部コイル上に絶縁シートを圧着して下部コイルを平坦化した。露光・現像・キュアにより下部コイルと上部コイルを接合するためのスルーホールとコア穴を設けた絶縁層を形成した。

この上に、上部コイルを形成した。平坦化層上にパターンめっき用の下地層としてCu薄膜をスパッタ成膜した。この上に75 μm の厚みのレジストシートを2枚(総厚:150 μm)圧着した。露光・現像によってレジストをパターンニングし、パターンめっき法により130 μm まで増厚した。アセトンでレジストを除去し、めっき下地層の余分なCu薄膜をウエットエッチングして形成した。

最後にコイル中央部に、2mm ϕ のフェライトコアを挿入し、上部をフェライト板で挟み、インダクタを作製した。

4 電気抵抗の低減

上に示す下部コイルの膜厚が25 μm で、上部コイルの膜厚が130 μm のとき電気抵抗値は約900m Ω と大きい値であった。電源回路用での使用を目指すため、更に電気抵抗を低減する必

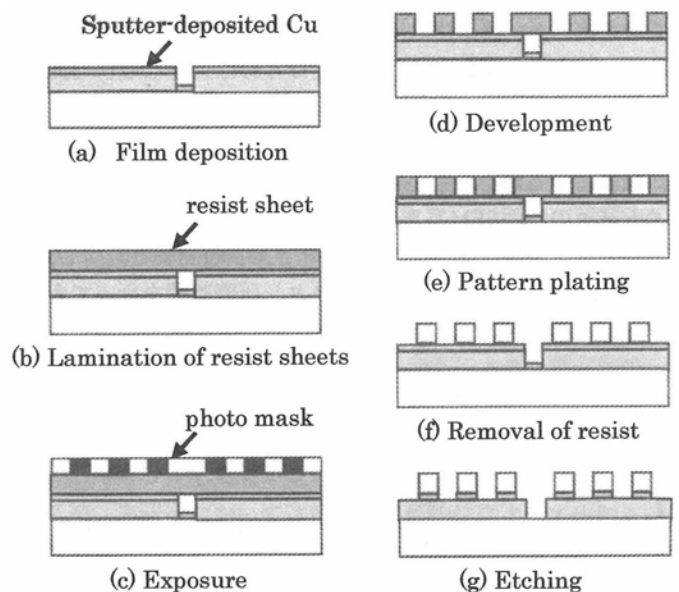


Fig.6 Fabrication process of thin-film coil.

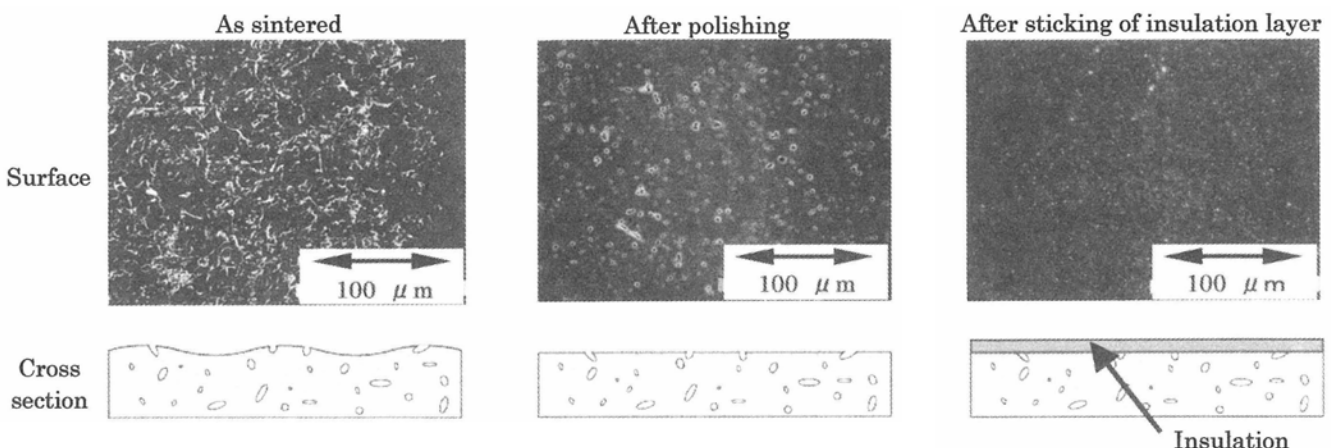


Fig.5 Smoothing technology of ferrite substrate.

要があった。そこで、下部コイルの膜厚をどの程度増厚すれば効果的に電気抵抗を減少できるか理論値計算より求めた。下部コイルの膜厚が $25\mu\text{m}$ で上部コイルが $150\mu\text{m}$ のときの電気抵抗の理論値は、 $850\text{m}\Omega$ となった。実測値を理論値の差から下部コイルと上部コイルの接続部の接触抵抗値を求めると、約 $50\text{m}\Omega$ となった。接触抵抗値を考慮して、下部コイルの膜厚と電気抵抗値との関係をFig.7に示す。この図より、下部コイルの膜厚を $130\mu\text{m}$ まで増厚すれば効果的に電気抵抗を低減できることがわかった。

そこで更なる電気抵抗値の低減を目指して下部コイル部の膜厚をできるだけ増加することとした。そのためには下部コイルの膜厚を増加させても十分平坦化できる絶縁層の形成が必要だった。前回までは、下部コイルを形成したその上に絶縁シートを圧着する方法を用いていたが、これでは、下部コイルの膜厚が厚いため平坦化層と絶縁シート間に気泡が混入するという欠点があった。そこで、今回は絶縁シートと同じ組成の液状絶縁材をスピコートして下部コイルの大きな段差を減少させ、絶縁シートを圧着する方法を用いた。この方法により下部コイルを $130\mu\text{m}$ まで増厚しても気泡の混入しない平坦な絶縁層を形成することができた。また、上部コイルも $150\mu\text{m}$ まで増厚して、電気抵抗の低減を図った。

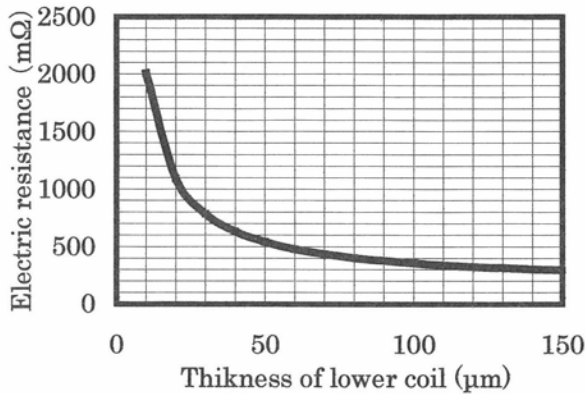


Fig.7 Thickness of lower coil dependence of electric resistance of thin-film coil.

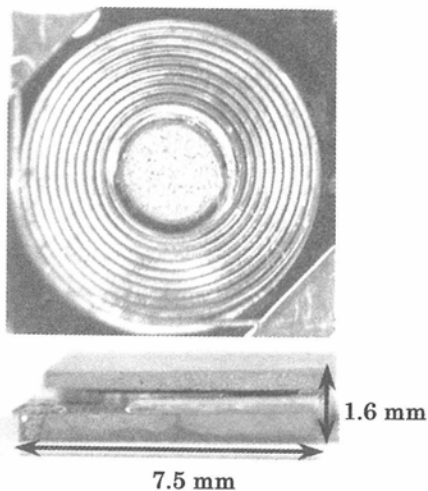


Fig.8 Photograph of fabricated inductor.

5 インダクタの特性

今回試作したインダクタの写真をFig.8に示す。上図は上部フェライト板を取り除いて、薄膜コイル部分が見えるようにしたトップビューの写真であり、下図は上部フェライト板も取り付けしたサイドビューの写真である。インダクタ幅および奥行き寸法はともに 7.5mm で、高さは 1.6mm である。

Fig.9に試作したインダクタのインダクタンスおよびインピーダンスの周波数特性の測定結果を示す。インダクタンス・インピーダンスともに使用周波数である 1kHz までほぼフラットな特性を示した。インダクタンスは $23\mu\text{H}$ 、 1kHz でのインピーダンスは $367\text{m}\Omega$ を示した。Fig.10に直流重畳特性の測定結果を示す。直流重畳特性においてインダクタンスが10%低下するときの直流電流値を許容電流値と定義した。許容電流値は 400mA と良好な値となった。

6 おわりに

薄膜コイルを用いたマイクロヘンリー級の電源回路用小型インダクタを試作した。薄膜コイルは、常圧焼結法によって製造された安価なフェライト基板を用い、これに簡便な方法で平坦化処理を行い、その上にフォトリソグラフィ技術を用いて薄膜コイルを厚膜レジストシートとパターンめっき法を

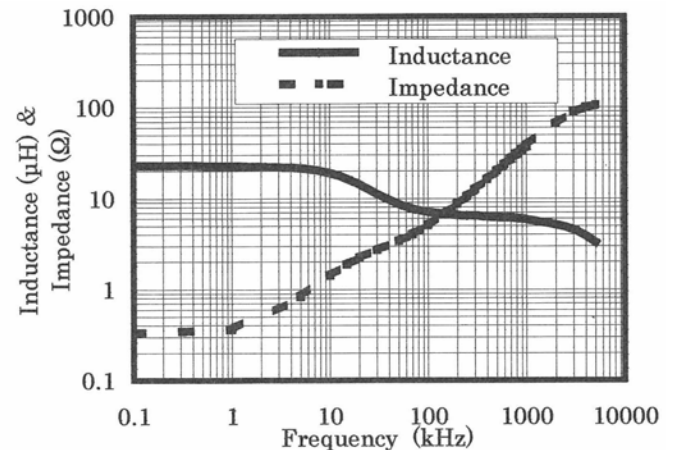


Fig.9 Frequency dependence of inductance and impedance.

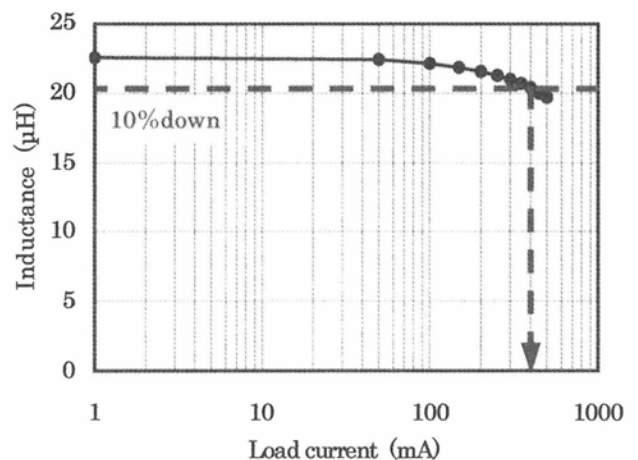


Fig.10 Superimposed load DC current dependence of inductance.

組み合わせた方法を用いて形成した。試作したインダクタのサイズは $7.5\text{ mm} \times 1.6\text{ mm}$ (t)と小型で、インダクタンスは $23\text{ }\mu\text{H}$, 1 kHz でのインピーダンス値は $367\text{ m}\Omega$, 許容電流値は 400 mA という良好な電気的特性を得た。

文 献

- 1) 山本節夫, 小嶋勇介, 西村和則, 栗巢普揮, 松浦満, 石田浩一, 岡野勇: "DC-DCコンバーター用薄膜インダクタ", 第23回日本応用磁気学会学術講演概要集, (1999)356.
- 2) 山本節夫, 西村和則, 小嶋勇介, 栗巢普揮, 松浦満: "平坦化したフェライト基板に作製したインダクタ", 第85回粉体粉末冶金協会講演概要集, (2000)240.
- 3) 山本節夫, 西村和則, 小嶋勇介, 栗巢普揮, 松浦満: "平坦化したフェライト基板上に作製したインダクタ", 第24回日本応用磁気学会学術講演概要集, (2000)216.
- 4) 山本節夫, 小嶋勇介, 西村和則, 栗巢普揮, 松浦満: "DC-DCコンバーター用薄型インダクタ", 第24回日本応用磁気学会学術講演概要集, (2000)218.